

# Počítače a algoritimizácia

## Základná koncepcia procesora

**Prednášajúci:**

**doc. Ing. Anna Jadlovská, PhD.**

**doc. Ing. Ján Jadlovský, CSc.**

## Procesor

**Procesor** je najdôležitejšia súčiastka v PC. Fyzicky je tvorený jedným čipom, ktorý má v sebe ukrytých niekoľko miliónov elektronických súčiastok.

Je jednou zo základných častí PC. Jeho funkcia je interpretovať inštrukcie programu, ktorý je uložený v hlavnej pamäti. Pri tejto činnosti sa inštrukcie vyberajú z hlavnej pamäte, vykonávajú sa požadované operácie s operandami špecifikovanými v inštrukciách a uskutočňujú sa príslušné prenosy informácií medzi jednotlivými časťami PC.

## Hlavné časti procesora

Processor sa skladá z 2 hlavných častí:

- a) operačná časť
- b) riadiaca časť

a) **operačná časť** vykonáva operácie s operandami na základe povelov z riadiacej časti. O výsledkoch operácií informuje riadiacu časť prostredníctvom príznakov.

b) **riadiaca časť** vyberá inštrukcie z pamäte, dekoduje ich a zabezpečuje ich vykonanie. Riadi spoluprácu procesora s okolím (komunikácia s pamäťou a V/V zariadeniami, obsluha prerušenia).

## a) operačná časť procesora

Je zložená z aritmeticko-logickej jednotky (ALJ, ALU), registrov a komunikačných obvodov.

**Aritmeticko-logická jednotka** je určená na bezprostredné vykonanie aritmetických, logických a iných operácií s operandami.

**Registre** (zápisníková pamäť) slúžia na prechodné uloženie operandov, vstupujúcich do operácií, ako aj na uloženie výsledku.

**Komunikačné obvody** umožňujú vykonávanie medziregistrových prenosov použitím zbernice.

## Aritmeticko-logická jednotka

Slúži na vykonanie elementárnych aritmetických a logických operácií, na základe ktorých je možné realizovať ľubovoľné algoritmicky definované spracovanie číselných a nečíselných údajov. ALJ realizuje aj operácie (posuvy, predikáty).

Základ ALJ na úrovni logických obvodov na realizáciu základných aritmetických operácií predstavuje **paralelná dvojková sčítačka**.

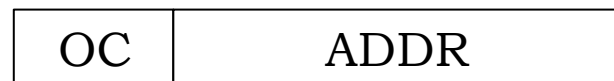
## b) riadiaca časť procesora

Uskutočňuje výber a dekódovanie inštrukcií a zabezpečuje ich vykonanie. Riadi spoluprácu procesora s okolím.

### Formát inštrukcie

Inštrukcia je príkaz pre procesor, ktorý mu určuje akú činnosť má vykonať.

Vo všeobecnosti sa inštrukcia skladá z viacerých polí:



Obr. Všeobecný formát inštrukcie

## Všeobecný formát inštrukcie

**Pole OC** (operačný kód) špecifikuje operáciu, ktorá sa má vykonať.

**Pole ADDR** obsahuje adresu operandu/operandov pre príslušnú operáciu.

Vo všeobecnosti sa používajú jedno-, dvoj- alebo trojoperandové inštrukcie.

Nie všetky inštrukcie potrebujú pole ADDR, napr. inštrukcia pre povolenie prerušenia.

**Typy inštrukcií - podľa vykonávanej činnosti delíme inštrukcie na:**

- a) presunové inštrukcie
- b) výpočtové inštrukcie
- c) skokové inštrukcie
- d) riadiace inštrukcie

} inštrukčný súbor

## Inštrukčný súbor

**Presunové inštrukcie** slúžia na presun údajov medzi registrami procesora, medzi registrom a OP, registrom a V/V zariadením alebo pamäťovými miestami navzájom.

**Výpočtové (operačné) inštrukcie** predpisujú vykonávanie arit., logických alebo iných operácií nad operandami.

**Skokové inštrukcie** slúžia na zmenu lineárneho vykonávania programu. Vykoná sa inštrukcia, adresa ktorej je špecifikovaná v práve vykonávanej inštrukcii.

**Riadiace inštrukcie** sú určené na vykonanie špeciálnych operácií, ktoré priamo súvisia s riadiacou alebo operačnou časťou, napr. povolenie alebo zakázanie externého prerušenia, softvérové prerušenie a pod.



## CISC a RISC procesory

Procesor s architektúrou CISC (Complex Instruction Set Computer) sa vyznačuje zložitým inštrukčným súborom, ktorý je navrhnutý tak, aby priamo podporoval preklad z vyšších programovacích jazykov do strojového kódu procesora. (I 80x86)

Procesor s architektúrou RISC (Reduced Instruction Set Computer) sa vyznačuje redukovaným inštrukčným súborom. Inštrukcie sú jednoduché, ich vykonanie trvá krátko (v jednom strojovom cykle) (Motorola 88000).

# Prúdové spracovanie inštrukcií

Inštrukčný cyklus sa vo všeobecnosti skladá z týchto fáz:

1. výber inštrukcie z pamäte
2. dekodovanie inštrukcie
3. výber operandov (ak sú v pamäti alebo vo vstupnom zariadení)
4. vykonanie požadovanej operácie nad operandami
5. zápis výsledku do pamäte alebo výstupného zariadenia (ak má výsledok ostať v registri, táto fáza odpadá)

Pri procesoroch by nás mala zaujímať:

- rýchlosť
- šírka vnútorných registrov
- šírka zberníc pre vstupno-výstupné údaje
- adresná zbernica
- veľkosť pamäte cache

## Pripojenie procesora

Procesor je k OP pripojený pomocou **dátovej vonkajšej zbernice**. Podľa jej šírky vieme povedať koľko informácií sa presunie z/do OP počas pracovného cyklu procesora.

Ďalšia zbernica, ktorá sa nachádza v procesore je **adresná zbernica**. Jej šírka určuje akú veľkú časť pamäte RAM dokáže procesor zaadresovať.

## Rýchlosť procesora a pamäť CACHE

Rýchlosť práce procesora je určená synchronizačnými hodinami (pamäťové moduly sú omnoho pomalšie ako procesor). Aby bola možná bezproblémová komunikácia je zriadená vyrovnávacia pamäť **CACHE**.

Existujú dva typy cache pamätí, kt. procesor bezprostredne využíva:

- L1 cache pamäť je rádovo desiatky kB

- L2 cache pamäť je rádovo stovky kB (až MB)

## Prerušovací systém procesora

Charakteristickým znakom súčasných procesorov je vyspelý **prerušovací systém**, ktorý umožňuje efektívnu implementáciu viacpoužívateľských a viacprogramových OS a rýchlu odozvu na externé udalosti.

Mikroprocesor vykonáva program a nastane požiadavka okamžitej obsluhy novej udalosti. V tom momente musí  $\mu\text{P}$  prerušiť vykonávanie práve bežiaceho programu a začať vykonávať nový program – obslužný program prerušenia. Po skončení obslužného programu bude  $\mu\text{P}$  pokračovať v pôvodnom prerušenom stave.

# Prerušovací systém procesora

Prerušenie sa skladá z týchto krokov:

1. prijatie požiadavky na prerušenie
2. odloženie stavu procesora ( $\mu\text{P}$ )
3. zistenie zdroja prerušenia
4. vykonanie obslužného programu prerušenia
5. obnovenie pôvodného stavu procesora
6. pokračovanie v prerušenom programe

## 1. prijatie požiadavky na prerušenie

Požiadavka na externé prerušenie môže prísť v ľubovoľnom čase, t.j. aj uprostred vykonávania inštrukcie. S obsluhou prerušenia (t.j. odloženie stavu  $\mu\text{P}$ , ...) sa začne až po dokončení práve vykonávanej inštrukcie.

## Prerušovací systém procesora

### 2. odloženie stavu procesora $\mu\text{P}$

Okamžitý stav procesora je charakterizovaný obsahom všetkých registrov  $\mu\text{P}$ . Jedným z registrov je programové počítadlo (PC), ktoré obsahuje adresu nasledujúcej inštrukcie. Inštrukciou, ktorá sa nachádza na tejto adrese sa bude pokračovať po skončení obslužného programu prerušenia. Stav  $\mu\text{P}$  sa odkladá do zásobníka, ktorý umožňuje aj hniezdenie prerušení, t.j. počas obsluhy jedného prerušenia môže prísť k akceptovaniu ďalšieho prerušenia s vyššou prioritou.

## Prerušovací systém procesora

### 3. zistenie zdroja prerušenia

V PC môže byť viac zdrojov prerušenia, ktoré musia byť samostatne identifikovateľné.  $\mu\text{P}$  musí zistiť, ktorý zdroj prerušenia požaduje obsluhu, aby vedel odštartovať zodpovedajúci obslužný program.

**Synchrónne prerušenia** majú pevne určené štartovacie adresy obslužných programov.

**Asynchrónne prerušenia** štartovacia adresa sa určuje prostredníctvom vektora prerušení.

Vektor prerušení (prerušovací vektor) je ukazovateľ tabuľky štartovacích adries obslužných programov prerušení. Tento vektor je načítaný  $\mu\text{P}$  z údajovej zbernice po prijatí prerušenia v špeciálnom cykle potvrdenia prerušenia (Interrupt Acknowledge Cycle - IAC)



## Prerušovací systém procesora

4. vykonanie zodpovedajúceho obslužného programu prerušenia  
Vykonanie obslužného programu prerušenia.  $\mu$ P vykoná obslužný program.
5. obnovenie pôvodného stavu procesora  
Obslužný program prerušenia je ukončený inštrukcou návratu z prerušenia, kt. zo zásobníka obnoví pôvodný stav  $\mu$ P.

## Asynchrónne prerušenie

Ide o prerušenie, ktoré priamo nesúvisí s vykonávanými inštrukciami a môže nastať kedykoľvek. Je to tzv. **externé (hardvérové) prerušenie** a typicky je požadované niektorým vstupno/výstupným zariadením, keď je toto pripravené na prenos.

Processor má dva prerušovacie vstupy pre externé prerušenie:

**Vstup maskovateľného prerušenia** - inštrukčný súbor procesora obsahuje v tomto prípade špeciálne inštrukcie, ktoré umožňujú povoliť/zakázať prijatie požiadavky z tohto vstupu.

**Vstup nemaskovateľného prerušenia** - toto prerušenie nie je možné zakázať (výpadok  $U_N$ )

## Synchrónne prerušenie

Toto prerušenie priamo súvisí s vykonávanými inštrukciami a nie je ho možné zakázať.

**Softvérové prerušenie** - je generované po vykonaní špeciálnej riadiacej inštrukcie. Parametrom tejto inštrukcie je číslo prerušenia, ktoré sa má obslúžiť. Toto prerušenie sa používa pri volaní funkcií OS.

**Výnimka (exception)** - generuje sa automaticky, ak nastane chyba pri vykonaní inštrukcie (delenie nulou, nedef. OK inštr.)